低温 LBJT 性能表征

张玉镜，陈越峰，张元可，雒超†

中国科学技术大学微电子学院，中科院量子信息重点实验室，合肥 230026

收稿日期：2021-02-03；接收日期：2021-03-03

【摘要】 作为集成电路的重要组成器件，双极结型晶体管在高速高频等方面有着互补金属氧化物半导体不能替代的优点. 由于常规双极结型晶体管在低温环境中增益骤降，器件性能大幅衰减，故双极结型晶体管低温性能的研究较少且仅限于 77K 以上的温度. 本文对在绝缘体上硅衬底上制造的与 CMOS 工艺相兼容的对称水平双极结型晶体管进行了 4.2～300K 宽温度范围的变温直流性能的测试，研究了施加正向衬底偏压对器件性能的影响，并探究了基于 LBJT PN 结的结温与温度关系用作低温温度传感器的可能性. 通过施加 12V 的正向衬底偏压，得出了 LBJT 在 4.2K 的低温下具有～100 的增益，并且 LBJT PN 结的正向电压与温度具有良好的线性关系，具备用作低温片上集成温度传感器的可能性.

关键词： 低温，水平双极结型晶体管，衬底偏压，低温温度传感器

PACS： 07.50.Ek，84.30.-r，85.30.Pq

DOI： 10.13380/j.ltpl.2021.01.003

Characterization of LBJT Performance at CryogenicTemperature

ZHANG Yujing, CHEN Yuefeng, ZHANG Yuanke, LUO Chao†

School of Microelectronics, University of Science and Technology of China, Key Laboratory of Quantum Information, Chinese Academy of Sciences, Hefei 230026

Received date: 2021-02-03; accepted date: 2021-03-03

【Abstract】 As an important component of integrated circuits, bipolar transistors have irreplaceable advantages in terms of high speed and high frequency compared with complementary metal oxide semiconductors. Atcryogenic environment, the gain of conventional bipolar transistors drops sharply and the performance of the devices is greatly attenuated. Therefore, the performance of bipolar junction transistors at cryogenic temperature is less studied and whic limited to temperatures above 77 K. In this paper, a symmetrical lateral bipolar transistor with a full CMOS-compatible process manufactured on a silicon-on-insulator substrate ischaracterized for DC performance in a wide temperature range of 4.2 to 300 K. The effect of applying a forward substrate bias on the device performance is studied, and the possibility ofutilizing the LBJT PN junction as a low-temperature temperature sensor based on the relationship between junction drop and temperature is explored. By applying a forward substrate bias of 12 V, it is concluded that the LBJT has a gain of ～100 at a low temperature of 4.2 K, and the forward voltage of the LBJT PN junction has a good linear relationship with temperature, which is suitable for low-temperature on-chip integration temperature sensor.

Keywords: Low temperature, lateral bipolar junction transistor, substrate bias, temperature sensor

† lc0121@mail.ustc.edu.cn

PACS: 07.50.Ek, 84.30.-r, 85.30.Pq

DOI: 10.13380/j.ltpl.2021.01.003

Reference method: ZHANG Yujing, CHEN Yuefeng, ZHANG Yuanke, LUO Chao, Low. Temp. Phys. Lett. **43**, 0026 (2021)

1 引　　言

双极结型晶体管(Bipolar Junction Transistor，BJT)在高速高频等方面有着互补金属氧化物半导体(Complementary Metal Oxide Semiconductor，CMOS)不能替代的优点[1]. 研究 BJT 的低温性能在量子计算、太空探索方面具有广泛的意义. 常规的同质结 BJT 不适合用于低温工作，这是因为随着温度降低，发射极带隙变窄，从而导致低温下电流增益(β)急剧下降[2]. 目前硅双极技术中 BJT 的低温表征仅限于 77 K 以上的温度，77 K 下器件性能大幅降低[3-4]. 近些年，BJT 的技术发展重点在于将传统的垂直 BJT 器件架构转换为横向版本[5]，其不仅与 CMOS 完全兼容具有低成本优势，并且研究发现其具有较大的驱动电流能力[6-7].

水平双极结型晶体管(lateral bipolar junction transistors，LBJT)结合了 CMOS 技术的高集成度、低成本以及 BJT 良好的特性[8]. 不会增加传统高性能双极型技术中存在的垂直缩放的复杂性，没有基极扩展效应[9].

本文研究对象为绝缘体上硅(SOI)上 NPN 型对称水平双极结型晶体管(LBJT)，围绕 4.2 K、20 K、52 K、77 K、106 K、188 K、300 K 七个温度研究 LBJT 在施加不同衬底偏压时的直流特性变化，并探究了 LBJT 内部 PN 结在施加恒定电流时结电压和温度的关系. 研究结果表明正衬底偏压(V_{SUB})可以增强 NPN 型 LBJT 的微分增益(β)[10]. 本文我们将从以下几个部分进行介绍，第 2 节介绍研究对象和仪器设备，第 3 节介绍不同温度不同衬底偏压对 LBJT 的性能影响，并探究了 LBJT 用作温度传感器的可能，第 4 节对结果进行了总结.

2 器件结构和仪器设备

本文研究对象为 NPN 型对称水平双极结型晶体管 LBJT，采用 CMOS 兼容工艺在 100 毫米 SIMOX 型 SOI 晶圆上制造的. 发射极(E)和集电极(C)相对于中心基极区域对称. 在图 1 中描绘了这种 LBJT 的示意图，详细的制造工艺流程可以在[11-12]中找到.

采用是德科技 B1500A 半导体参数分析仪进行信号测试，通过把待测样品浸泡在液氦(4.2 K)、液氮(77 K)杜瓦罐中，改变样品与液氦(液氮)液面的距离来实现不同温度的测量. 使用东方晨景铑铁电阻温度传感器实现温度值到电阻值的转变，最后通过 34461 A 数字多用表来显示相应阻值(即温度)大小. 在整个研究过程中，集电极电流(I_C)和基极电流(I_B)均通过发射极长度($L_E = 10\ \mu m$)进行归一化.

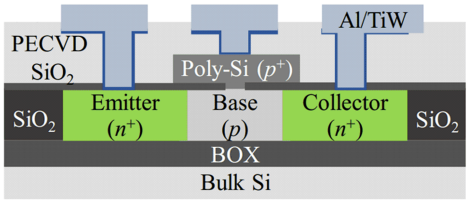


图 1　在 SOI 衬底上制造的对称 NPN LBJT 的示意性截面图

3 LBJT 不同温度性能表征

3.1 不同温度固定 V_{CE} 下测得的 Gummel 曲线

图 2、图 3 显示了 300 K、4.2 K 温度固定 V_{CE} 下 NPN 型 LBJT 施加衬底偏压的 Gummel 特性对比结果. 两张图表明施加负的衬底偏压对 I_C 电流基本没影响，低 V_{BE} 且 I_C 随 V_{BE} 指数变化区间内，施加正的衬底偏压才会使 I_C 电流值大量增加. 而 I_B 对衬底偏置没有明显的依赖关系.

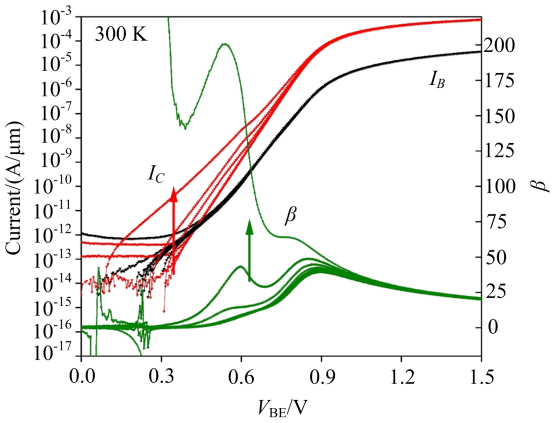


图 2　300K 温度下 LBJTGummel 特性，$V_{CE} = 1V$，红色为 I_C，黑色为 I_B，绿色为微分增益曲线，箭头所指方向为衬底偏压增大的方向(衬底偏压 −12 V～12 V，step=4 V)

如图 4(a)、(b)和图 5 所示，正的衬底电压会使 BOX 附近的基极区耗尽，从而降低了电子从发射极注入基极区的势垒，从而 I_C 随衬底电压增大而增大. 正的衬底电压会导致发射极区域 BOX 附近的积累，这对于将空穴从基极注入到发射极的势垒几乎没有影响，即 I_B 几乎不随衬底电压变化. 从图 3

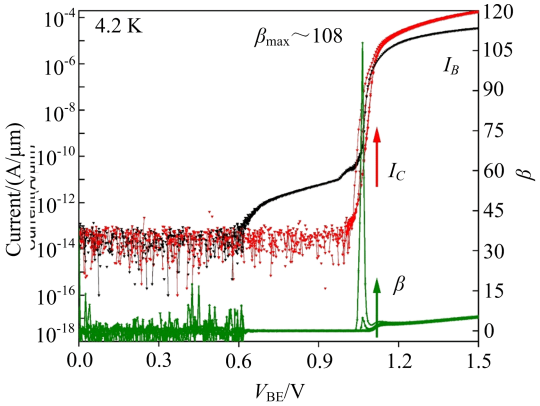


图 3　4.2 K 温度下 LBJTGummel 特性，V_{CE}=1 V，红色为 I_C，黑色为 I_B，绿色为微分增益曲线，箭头所指方向为衬底偏压增大的方向(衬底偏压−12 V~12 V，step=4 V)

可以看到，在 4.2 K 下，当 V_{SUB}=0 V 时，由于重掺杂发射极的带隙低于基极[2]，β 如预期的那样随温度降低而降低. 通过施加正 12V 的衬底偏压，会使 I_C 电流大大增加，从而增大了 β，得到 100 左右的的峰值增益.

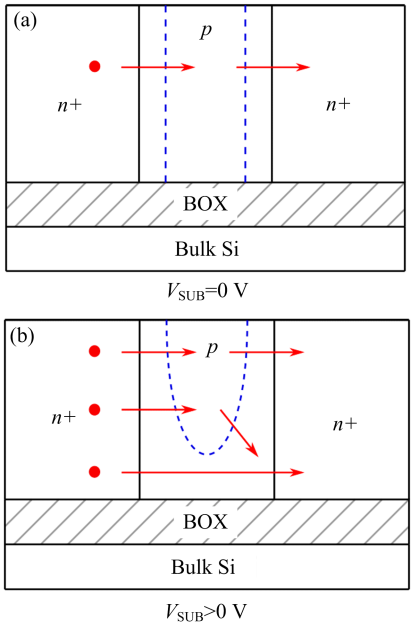


图 4　(a)、(b)分别为 V_{SUB}=0 V 与 V_{SUB}>0 V 时，电子从发射极输运至集电极的情况. 蓝线为与 PN 结边界所围区域为耗尽层. 在(b)情况中，部分电子直接从接近 BOX 的耗尽层中通过，或受电场力、耗尽层俘获，不再是垂直于界面输运，等效为基区宽度减小.

图 6、图 7 对比了 V_{SUB}=0 V、V_{SUB}=12 V 不同温度下(4.2 K~300 K)LBJT 的 Gummel 曲线. 随着温度的降低，集电极电流、基极电流均变小. 图 6 中 4.2 K 温度下，不加衬底偏压时，I_C 随 V_{BE} 指数变化时，I_C 电流始终小于 I_B 电流. 而图 7 中施加 12 V 正的衬底偏压时，I_C 电流会增大一些. 为了对比衬底电压对电流的影响，图 8 给出了衬底电压 V_{SUB}(−12 V~12 V)变化时 I_c、I_B 电流变化情况.

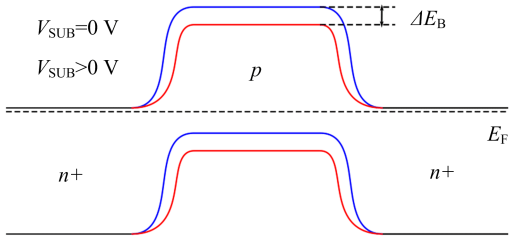


图 5　LBJT 在 V_{SUB}=0 V 与 V_{SUB}>0 V 能带图对比

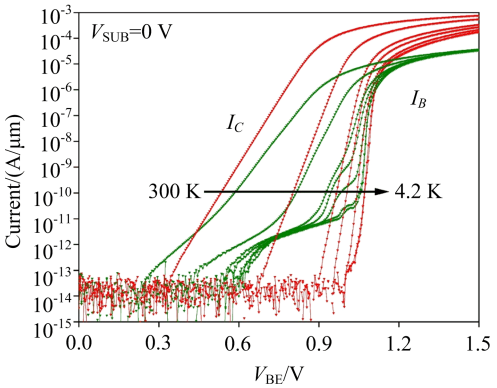


图 6　在 4.2 K、20 K、52 K、77 K、106 K、188 K、300 K 温度下，LBJT 集电极电流(I_C 红色)、基极电流(I_B 绿色)随 V_{BE} 的变化，箭头所指方向为温度降低方向. 其中，V_{CE}=1 V，V_{SUB}=0 V.

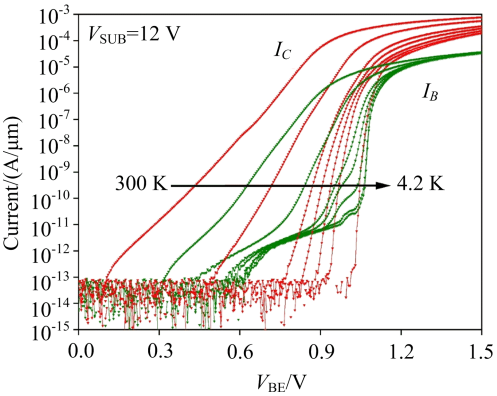


图 7　在 4.2 K~300 K 下，LBJT 集电极电流(I_C 红色)、基极电流(I_B 绿色)随 V_{BE} 的变化，箭头所指方向为温度降低方向. 其中，V_{CE}=1 V，V_{SUB}=12 V.

由于 300 K、4.2 K 增益取得最大值的 V_{BE} 点不一样，故针对每个温度增益最大值附近的 V_{BE} 点测量了衬底电压 V_{SUB}（−12 V～12 V）对集电极电流（I_C 红色）、基极电流（I_B 黑色）的影响. 图 8(a)中，由于 I_C 在线性坐标中远大于 I_B 的值，故左边纵坐标轴为 I_C，右边纵坐标轴为 I_B. 如图 8 所示，测得的 NPN 型 LBJT 电流对负衬底偏置没有明显的依赖性.

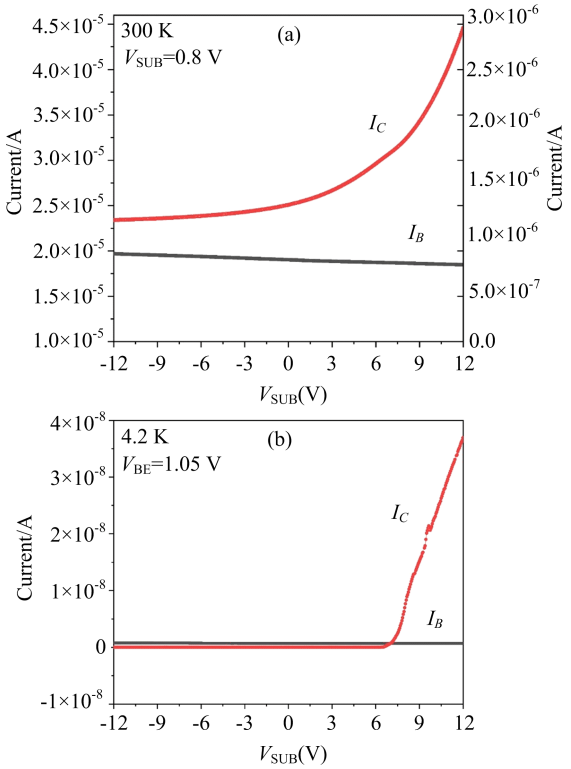


图 8　V_{CE}=1 V，集电极电流（I_c 红色）、基极电流（I_B 黑色）随衬底电压的变化.（a）300 K，V_{BE}=0.8 V，（b）4.2 K，V_{BE}=1.05 V

如图 8(a)所示，300 K 时，I_C 始终大于 I_B，衬底电压较小时，I_C 稍有增大，当衬底电压增大到 0 V 左右，I_C 随衬底电压的增大而明显增大. 但无论是 300 K 还是 4.2 K，I_B 相比 I_C 变化极小，甚至几乎不变. 只在图 8(a) 中，I_B 随 Vsub 增大有轻微减小的趋势，其原因是衬底偏置导致发射极或基极靠近 BOX 处多数载流子积累，从而使得 I_B 有轻微的变化. 从图 8(b)可以看到，低温(4.2K)低 Vsub 时，基极电流（I_B）大于集电极电流（Ic），这是因为低温下发射极带隙变窄，增益（β）变小. 随着 V_{SUB} 增大，I_C 逐渐增大，超过甚至远大于 I_B. 即施加正的衬底偏压，可以缓解低温下增益（β）变小的情况. 图 9 给出了 300 K、4.2 K 不同衬底电压（0～12 V，step＝3 V）对集电极电流（I_C）的影响，黑色虚线为基极电流（I_B）.

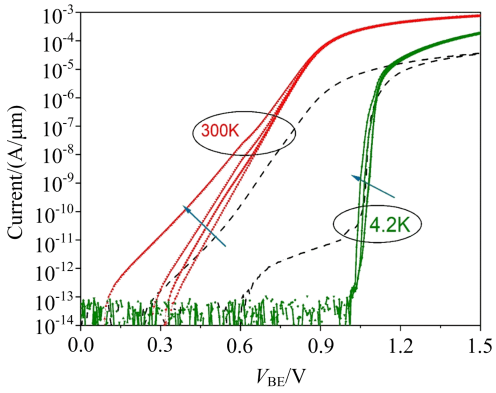


图 9　V_c＝1 V，300 K（红色）、4.2 K（绿色）温度下 LBJT-Gummel 特性，不同衬底电压（0～12 V，step＝3 V）对集电极电流（I_C）影响的. 黑色虚线为基极电流（I_B）.

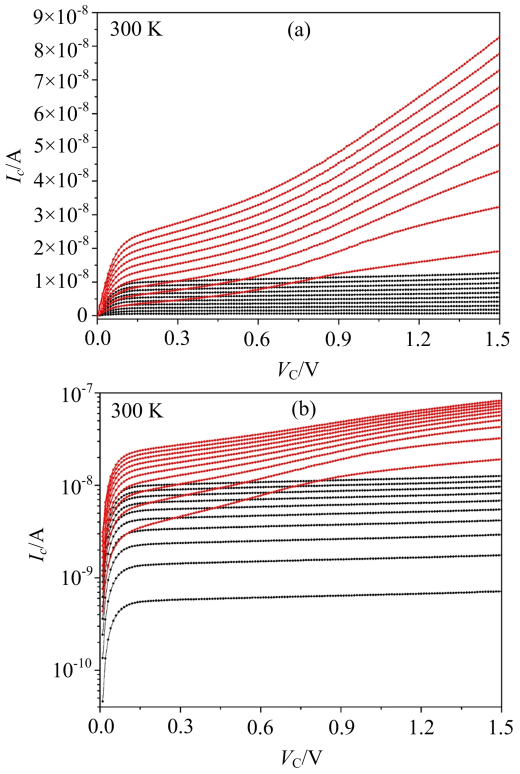


图 10　SOI 上对称 LBJT 在 300 K 温度下不加衬底偏压（黑色）和加 12 V 正向衬底偏压（红色）的共发射极输出特性，其中 I_B＝1 nA～10 nA，step＝1 nA. 左图为线性坐标，右图为 log 坐标.

3.2　LBJT 共发射极输出特性曲线

双极晶体管的输出特性（集电极电流作为 V_{CE}

的函数)通常以固定的基极电流步长进行测量[13]. 由于基极电流基本不受衬底偏压的影响,我们对比了 0 V 和 12 V 衬底偏压对输出曲线的作用. 从上面测试结果可以看出,小基极电压电流时,衬底电压对集电极电流的影响较大. 故测量设置为 I_B=1 nA～10 nA,step=1 nA.

图 10、图 11 示出了 300 K、4.2 K 具有衬底偏置配置(12 V)和没有衬底偏置配置的 LBJT 输出特性的比较. 从图 10、图 11 可以看出,施加正的 V_{SUB},可以增大 I_C,且低温下这种增大效果更明显.

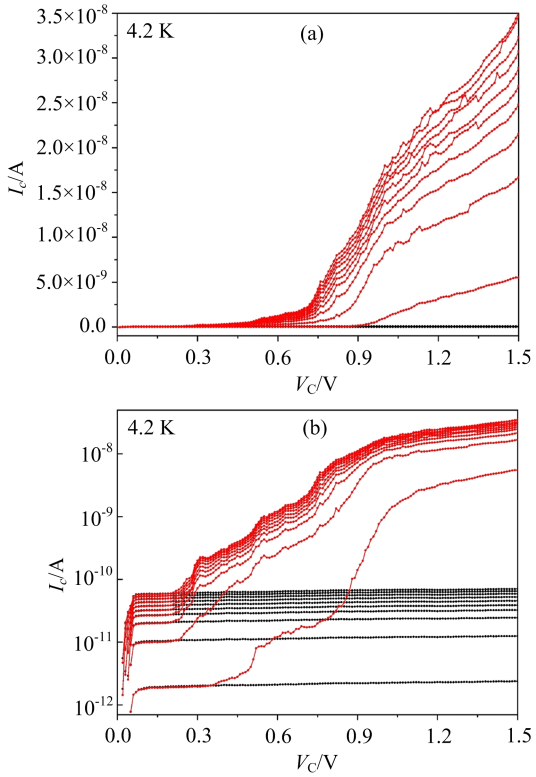


图 11　LBJT 在 4.2 K 温度下不加衬底偏压(黑色)和加 12 V 正向衬底偏压(红色)的共发射极输出特性,其中 I_B=1 nA～10 nA,step=1 nA. 左图为线性坐标,右图为 log 坐标.

3.3　LBJT PN 结用作低温温度传感器的可能

应用于低温的温度传感器在量子计算、医疗技术,高能物理实验、外太空探测各个领域都至关重要[14-15]. 适用于低温的温度传感器有电阻温度传感器、二极管温度传感器[16],但这些具有无法与 CMOS 兼容,体积大的缺点,不利于集成化、小型化[17].

基于 LBJT 中 PN 结的温度传感器具有尺寸小,可与标准 CMOS 工艺相兼容,节约成本的优势,可用作片上温度传感,从而精确检测芯片工作时的实时温度. 其测温原理为:恒定电流偏置的 PN 结中正向电压降与温度的依赖性[18-19].

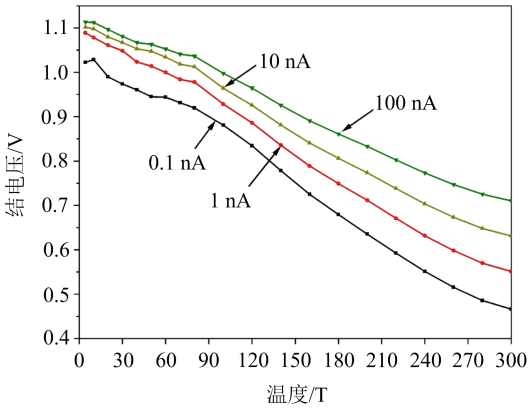


图 12　温度对 LBJT PN 结的正向电压的影响,恒定电流为 0.1 nA、1 nA、10 nA、100 nA.

由图 12 可以看出,施加恒定的电流,结电压与温度间近似为线性关系. 结电压与温度成反比,即温度越低精确度越高. 1nA 的恒定电流具有 1.8 mV/K 的灵敏度,低的恒定电流可以降低自热和功耗.

在电路工作时,由于自身的自热效应,实际片上温度远高于周围环境温度,使用基于 LBJT 的片上温度传感器可以测量片上工作的温度,而不是周围环境温度[20].

4　总　　结

本文对 SOI 上制造的对称水平双极结型晶体管进行了七个不同温度的性能测试,研究了施加不同衬底偏压对器件性能的影响,并探究了基于 LBJT PN 结结电压与温度关系用作低温温度传感器的可能. 温度降低,LBJT 和常规 BJT 一样,由于发射极带隙的降低而使增益降低. 施加负的衬底偏压对 NPN 型 LBJT 的 I_C、I_B 都无影响,施加正的衬底偏压可以增大 I_C,而 I_B 基本不受衬底偏压的影响,从而可以缓解增益随温度降低的情况,并在 4.2 K 低温下,具有～100 的峰值增益. 这是因为施加正的衬偏,可以降低在 BOX 附近处的电子从发射极注入基极区的势垒,并可等效为基区宽度减小;而施加负的衬底偏压,由于发射极是 n+重掺杂,能带弯曲较小且基区积累、能带向上弯曲,屏蔽了电流通过. 基于 LBJT PN 结的低温温度传感器具有良好的线性度,1 nA 的恒定电流具有 1.8 mV/K 的灵敏度.

参 考 文 献

[1] S. Verdonckt-Vandebroek, S. S. Wong and P. K. Ko, "High gain lateral bipolar transistor," Technical Digest., International Electron Devices Meeting, San Francisco, CA, USA, 1988, pp. 406-409, doi: 10.1109/IEDM.1988.32842.

[2] S. Chen et al., "Current Gain Enhancement for Silicon-on-Insulator Lateral Bipolar Junction Transistors Operating at Liquid-Helium Temperature," in IEEE Electron Device Letters, vol. 41, no. 6, pp. 800-803, June 2020, doi: 10.1109/LED.2020.2985674.

[3] J. D. Cressler et al., "On the profile design and optimization of epitaxial Si- and SiGe-base bipolar technology for 77 K applications. I. Transistor DC design considerations," in IEEE Transactions on Electron Devices, vol. 40, no. 3, pp. 525-541, March 1993, doi: 10.1109/16.199358.

[4] L. Song, H. Homulle, E. Charbon and F. Sebastiano, "Characterization of bipolar transistors for cryogenic temperature sensors in standard CMOS," 2016 IEEE SENSORS, Orlando, FL, USA, 2016, pp. 1-3, doi: 10.1109/ICSENS.2016.7808759.

[5] J. C. S. Woo, S. Wong, S. Verdonckt-Vanderbroek, P. Ko, K. Terrill and P. K. Vasudev, "Lateral npn bipolar transistor for high current gain applications at reduced temperatures," Proceedings of the Bipolar Circuits and Technology Meeting, Minneapolis, MN, USA, 1989, pp. 152-155, doi: 10.1109/BIPOL.1989.69480.

[6] T. H. Ning and J. Cai, "A Perspective on Symmetric Lateral Bipolar Transistors on SOI as a Complementary Bipolar Logic Technology," in IEEE Journal of the Electron Devices Society, vol. 3, no. 1, pp. 24-36, Jan. 2015, doi: 10.1109/JEDS.2014.2361696.

[7] J. Cai et al., "On the Device Design and Drive-Current Capability of SOI Lateral Bipolar Transistors," in IEEE Journal of the Electron Devices Society, vol. 2, no. 5, pp. 105-113, Sept. 2014, doi: 10.1109/JEDS.2014.2331053.

[8] Faranak Homayoni, S. E. Hosseini and Javad Baedi, "A high gain lateral BJT on thin film silicon substrate," 2009 IEEE International Conference of Electron Devices and Solid-State Circuits (EDSSC), Xi'an, 2009, pp. 278-281, doi: 10.1109/EDSSC.2009.5394267.

[9] Jin Cai et al., "Complementary thin-base symmetric lateral bipolar transistors on SOI," 2011 International Electron Devices Meeting, Washington, DC, 2011, pp. 16.3.1-16.3.4, doi: 10.1109/IEDM.2011.6131565.

[10] L. Beloni Devi, K. Singh and A. Srivastava, "Study of substrate bias effect in Symmetric Lateral Bipolar Nano Scale Transistor on SOI for mixed signal applications," 2017 IEEE 12th International Conference on Nano/Micro Engineered and Molecular Systems (NEMS), Los Angeles, CA, 2017, pp. 673-676, doi: 10.1109/NEMS.2017.8017110.

[11] Q. Hu et al., "Current gain and low-frequency noise of symmetric lateral bipolar junction transistors on SOI," 2018 48th European Solid-State Device Research Conference (ESSDERC), Dresden, 2018, pp. 258-261, doi: 10.1109/ESSDERC.2018.8486918.

[12] Q. Hu, S. Chen, S. Zhang, P. Solomon and Z. Zhang, "Effects of Substrate Bias on Low-Frequency Noise in Lateral Bipolar Transistors Fabricated on Silicon-on-Insulator Substrate," in IEEE Electron Device Letters, vol. 41, no. 1, pp. 4-7, Jan. 2020, doi: 10.1109/LED.2019.2953362.

[13] J. Yau, J. Cai and T. H. Ning, "Substrate-Voltage Modulation of Currents in Symmetric SOI Lateral Bipolar Transistors," in IEEE Transactions on Electron Devices, vol. 63, no. 5, pp. 1835-1839, May 2016, doi: 10.1109/TED.2016.2543528.

[14] M. You, Z. Lin, X. Li and J. Liu, "Chip-Scale Silicon Ring Resonators for Cryogenic Temperature Sensing," in Journal of Lightwave Technology, vol. 38, no. 20, pp. 5768-5773, 15 Oct.15, 2020, doi: 10.1109/JLT.2020.3002552.

[15] N. A. Riza and M. A. Arain, "Cryogenic Temperature Measurement Using Silicon Carbide-Based Wireless Optical Sensor," in IEEE Photonics TechnologyLetters, vol. 18, no. 24, pp. 2599-2601, Dec. 15, 2006, doi: 10.1109/LPT.2006.887230.

[16] Y. M. Shwarts, M. M. Shwarts and S. V. Sapon, "A new generation of cryogenic silicon diode temperature sensors," 2008 International Conference on Advanced Semiconductor Devices and Microsystems, Smolenice, 2008, pp. 239-242, doi: 10.1109/ASDAM.2008.4743327.

[17] C. J. Yeager and S. S. Courts, "A review of cryogenic thermometry and common temperature sensors," in IEEE Sensors Journal, vol. 1, no. 4, pp. 352-360, Dec. 2001, doi: 10.1109/7361.983476.

[18] 赵洪涛. PN 结温度传感器原理及应用[J]. 电子工程师, 2006(07): 66-68.

[19] L. Jan áK, 黄美超. 低温温度测量用的硅二极管和砷化镓二极管[J]. 仪表材料, 1979(02): 37-39.

[20] Chun-Chi Chen, An-Wei Liu, Yu-Chi Chang and Poki Chen, "An accurate CMOS time-to-digital-converter-based smart temperature sensor with negative thermal coefficient," SENSORS, 2005 IEEE, Irvine, CA, USA, 2005, pp. 4 pp.-, doi: 10.1109/ICSENS.2005.1597833.